

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-248971

(43)Date of publication of application : 04.10.1989

(51)Int.CI.

H02M 7/48

(21)Application number : 63-073534

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 28.03.1988

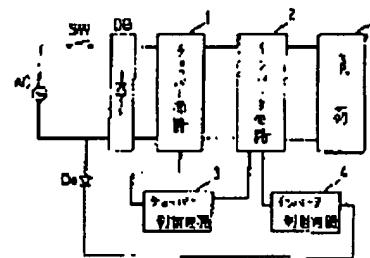
(72)Inventor : KIDO HIROSHI
HIRAMATSU AKINORI

(54) POWER CONVERTER

(57)Abstract:

PURPOSE: To improve the efficiency of a driving power for a control circuit, by obtaining said driving power for the control circuit for a first switching circuit from the switching operation of a second switching circuit.

CONSTITUTION: A first switching circuit chopper circuit 1 is connected with a commercial AC, and a second switching circuit inverter circuit 2 is connected with the output end of said chopper circuit to drive a load 5 by its output. A driving power for a chopper control circuit 3 driving the switching element of said chopper circuit 1 is obtained by the switching operation of said inverter circuit 2, while that for an inverter control circuit 4 controlling the inverter circuit 2 is obtained from one end of said commercial power AC. Thus, when a power switch SW is turned ON, a rectified voltage is obtained on the input side of said chopper circuit 1, and when the inverter circuit 2 oscillates, said chopper control circuit 3 obtaining the driving power from said inverter circuit 2 operates to drive the chopper circuit 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 平1-248971

⑤ Int. Cl. 4

H 02 M 7/48

識別記号

序内整理番号

⑩ 公開 平成1年(1989)10月4日

Z-8730-5H

審査請求 未請求 請求項の数 1 (全12頁)

⑪ 発明の名称 電力変換装置

⑫ 特願 昭63-73534

⑬ 出願 昭63(1988)3月28日

⑭ 発明者 城戸 大志 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑮ 発明者 平松 明則 大阪府門真市大字門真1048番地 松下電工株式会社内
 ⑯ 出願人 松下電工株式会社 大阪府門真市大字門真1048番地
 ⑰ 代理人 弁理士 倉田 政彦

明細書

1. 発明の名称

電力変換装置

2. 特許請求の範囲

(1) 商用電源を直流電源に変換する第1のスイッチング回路と、第1のスイッチング回路の出力端に接続される第2のスイッチング回路と、第2のスイッチング回路の出力端に接続される負荷よりなる電力変換装置において、第1のスイッチング回路の制御回路の駆動用電源を第2のスイッチング回路のスイッチング動作により得ると共に、第2のスイッチング回路の制御回路の駆動用電源を商用電源から得たことを特徴とする電力変換装置。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、商用電源を直流電源に変換する第1のスイッチング回路と、第1のスイッチング回路の出力端に接続される第2のスイッチング回路と、第2のスイッチング回路の出力端に接続される負荷よりなる電力変換装置に関するものであり、例

えば、商用電源を用いた放電灯の高周波点灯装置などに用いられるものである。

【従来の技術】

第8図は従来の電力変換装置のブロック回路図である。この回路は第1及び第2のスイッチング回路を有している。第1のスイッチング回路は、商用電源ACを直流電源に変換する昇圧型チョッパー回路1よりなる。昇圧型チョッパー回路1は、商用電源ACに電源スイッチSWを介して接続された全波整流器DBの出力端に、インダクタンス素子L1とトランジスタQ1の直列回路を接続し、トランジスタQ1のコレクタ・エミッタ間にダイオードD1を介してコンデンサC1を接続した構成になっており、このコンデンサC1の両端が昇圧型チョッパー回路1の出力端となる。第2のスイッチング回路は、昇圧型チョッパー回路1の出力端に接続されたインバータ回路2よりなる。インバータ回路2は入力直流電圧を高周波電圧に変換して出力するものであり、その出力端には、負荷L2が接続されている。昇圧型チョッパー回路1を制

御するチョッパー制御回路3と、インバータ回路2を制御するインバータ制御回路4の駆動用電源は、全波整流器DBから出力される脈流電圧を抵抗R₁, R₂で分圧し、コンデンサC₁で平滑して得ている。

次に、第8回路の動作について説明する。電源スイッチSWがオンされると、全波整流器DBの出力電圧を抵抗R₁, R₂にて分圧し、コンデンサC₁で平滑した直流低電圧が、チョッパー制御回路3及びインバータ制御回路4の駆動用電源として供給される。そして、チョッパー制御回路3によりトランジスタQ₁がスイッチングされる。まず、トランジスタQ₁がオンのときには、インダクタンス素子L₁に電流が流れエネルギーが蓄積され、トランジスタQ₁がオフのときに、蓄積されたエネルギーがダイオードD₁を介して、コンデンサC₁に放出される。このとき、全波整流器DBの出力電圧にインダクタンス素子L₁の両端電圧を加えた電圧がコンデンサC₁に印加されるので、コンデンサC₁には全波整流器DBの

非常に電圧が高く、抵抗R₁で消費される電力は数Wにも及び、効率が非常に悪いという問題があった。また抵抗R₁として定格が数十Wの大型の抵抗素子を使用する必要があった。その上、万一、インバータ回路2又は負荷5に異常が生じたときに、インバータ制御回路4の制御下でインバータ回路2のスイッチング動作が停止したときにも、チョッパー制御回路3は動作し続けるので、昇圧型チョッパー回路1の出力電圧は異常な高電圧となり、これを安定に駆動するためには、チョッパー制御回路3の構成が非常に複雑になるという問題があった。また、第9図に示す従来例にあっても第8図の従来例と同様の問題があった。

本発明はこのような点に鑑みてなされたものであり、その目的とするところは、異常発生時に正常な動作を維持することができ、且つ、制御回路の駆動用電源を簡単に且つ効率良く得られるようにした電力変換装置を提供することにある。

【課題を解決するための手段】

第1図は本発明の基本構成を示すブロック回路

出力電圧を昇圧した電圧が得られる。このコンデンサC₁に得られた電圧が、インバータ回路2により高周波電圧に変換されて、負荷5に供給されるものである。

第9図は他の従来例の回路図である。この回路例では、商用電源ACの一端と、全波整流器DBの負出力端子との間に、整流用のダイオードD₂と、限流用の抵抗R₂と、平滑用のコンデンサC₂を直列に接続し、コンデンサC₂の両端に電圧規制用のツェナーゲイオードZDを並列に接続したものである。このコンデンサC₂の両端に得られる電圧が、チョッパー制御回路3とインバータ制御回路4の駆動用電源となっている。その他の構成及び動作については、第8図の回路と同様である。

【発明が解決しようとする課題】

上述の第8図に示す従来例において、全波整流器DBから出力される脈流電圧は、チョッパー制御回路3やインバータ制御回路4の駆動用電源として必要とされる電圧(数V～20V)に比べると、

図である。商用電源ACに第1のスイッチング回路であるチョッパー回路1を接続し、チョッパー回路1の出力端に第2のスイッチング回路であるインバータ回路2を接続し、このインバータ回路2の出力端に負荷5を接続している。チョッパー回路1のスイッチング素子を駆動するチョッパー制御回路3の駆動用電源は、インバータ回路2のスイッチング動作により得ており、インバータ回路2を制御するインバータ制御回路4の駆動用電源は、商用電源ACの一端より得ている。なお、第2図に示すように、全波整流器DBの整流出力端からインバータ制御回路4の駆動用電源を得るようにも構わない。また、第3図に示すように、チョッパー回路1の入出力間にスイッチSW1を介してインピーダンスZ₁を接続し、電源投入後、一定時間はスイッチSW1を閉じるように構成しても構わない。

第4図(a)は、第1図に示すチョッパー回路1の具体例として、昇圧型のチョッパー回路を用いたものである。昇圧型のチョッパー回路は、商用

電源ACに電源スイッチSWを介して接続された全波整流器DBの出力端に、インダクタンス素子L₁とトランジスタQ₁の直列回路を接続し、トランジスタQ₁のコレクタ・エミッタ間にダイオードD₁を介してコンデンサC₁を接続した構成になっており、このコンデンサC₁の両端が昇圧型チョッパー回路の出力端となる。

第4図(b)は、第3図に示すチョッパー回路1の具体例として、降圧型のチョッパー回路を用いたものである。降圧型のチョッパー回路は、商用電源ACに電源スイッチSWを介して接続された全波整流器DBの正出力端子に、トランジスタQ₁のコレクタを接続し、トランジスタQ₁のエミッタと全波整流器DBの負出力端子の間に、フライホイール電流通電用のダイオードD₁を接続すると共に、インダクタンス素子L₁を介してコンデンサC₁を接続した構成となっており、このコンデンサC₁の両端が降圧型チョッパー回路の出力端となる。

第4図(c)は、第3図に示すチョッパー回路1

の具体例として、恒性反転型チョッパー回路を用いたものである。恒性反転型チョッパー回路は、昇圧型チョッパー回路とも呼ばれ、商用電源ACに電源スイッチSWを介して接続された全波整流器DBの出力端に、インダクタンス素子L₁とトランジスタQ₁の直列回路を接続し、インダクタンス素子L₁の両端にダイオードD₁を介してコンデンサC₁を接続した構成になっており、このコンデンサC₁の両端が恒性反転型チョッパー回路1の出力端となる。

第4図(e)に示す昇圧型チョッパー回路にあっては、トランジスタQ₁の不動作時においても出力端に電圧が得られるので、第1図に示す基本構成を用いることができるが、第4図(b),(c)に示す降圧型チョッパー回路や恒性反転型チョッパー回路にあっては、トランジスタQ₁の不動作時には出力端に電圧が得られないで、第3図に示すように、チョッパー回路1の入出力間に、スイッチSW1とインピーダンスZの直列回路を介在させるものである。

[作用]

以下、第1図に示す回路の動作について説明する。電源スイッチSWがオンされると、商用電源ACの一端より駆動用電源を得て、インバータ制御回路4が動作すると同時に、商用電源ACを全波整流器DBで整流した電圧がチョッパー回路1の入力側に得られる。ここで、チョッパー回路1が、第4図(e)に示すような昇圧型チョッパー回路である場合には、コンデンサC₁がインダクタンス素子L₁とダイオードD₁を通して充電されて、出力端に電圧が得られるので、インバータ回路2が発振する。インバータ回路2が動作すると、このインバータ回路2より駆動用電源を得ているチョッパー制御回路3が動作し、チョッパー回路1を駆動する。このチョッパー回路1からの出力電圧によって、インバータ回路2は負荷5に高周波交流電圧を印加するものである。なお、第2図に示す回路の動作は、インバータ制御回路4の駆動用電源が全波整流器DBの整流出力端から得られる点を除いて、第1図に示す回路の動作と同じである。

る。

次に、第3図に示す回路の動作について説明する。第3図に示す回路にあっては、電源投入と同時にスイッチSW1がある一定時間オンとなり、第4図(b),(c)に示すようなコンデンサC₁がインピーダンスZを通して充電され、チョッパー回路1の出力端に電圧が得られるので、インバータ回路2が発振を開始する。インバータ回路2のスイッチング動作によりチョッパー制御回路3の駆動用電源が得られて、チョッパー回路1が動作することになる。その後、スイッチSW1はオフとなるが、チョッパー回路1が動作しているので、チョッパー回路1の出力端にはチョッパー回路1を介して電圧が得られ、この電圧によりインバータ回路2が動作し続ける。したがって、チョッパー回路1が、第4図(b),(c)に示すように、降圧型チョッパー回路や恒性反転型チョッパー回路である場合でも、第3図に示す構成を用いれば、インバータ回路2が発振を開始することができるものである。

[実施例1]

第5図は本発明の一実施例の回路図である。以下、その回路構成について説明する。商用電源A Cには電源スイッチSWを介して全波整流器DBの交流入力端が接続されている。全波整流器DBの直流出力端には、昇圧型チョッパー回路1が接続されている。昇圧型チョッパー回路1は、全波整流器DBの直流出力端に、インダクタンス素子L₁とパワーMOS型の電界効果トランジスタQ₁の直列回路を接続し、電界効果トランジスタQ₁のドレイン・ソース間に、ダイオードD₁を介してコンデンサC₁を並列に接続した構成になっている。このコンデンサC₁の両端が、昇圧型チョッパー回路1の出力端となる。昇圧型チョッパー回路1の出力端には、インバータ回路2が接続されている。

インバータ回路2は、直列に接続されたスイッチング用のトランジスタQ₂、Q₃を備え、このトランジスタQ₂、Q₃の直列回路に入力直流電圧が印加される。一方のトランジスタQ₂と並列に、カップリング用のコンデンサC₂、放電灯L₂、イン

には、ダイオードD₂、D₃が逆並列に接続されているが、これらのダイオードD₂、D₃は必ずしも必要ではない。

インバータ回路2におけるインダクタンス素子L₁には、2次巻線n₂を設けてある。この2次巻線n₂には、限流用の抵抗R₁と整流用のダイオードD₄の直列回路を介して、平滑用のコンデンサC₃が接続されており、コンデンサC₃と2次巻線n₂との接続点は、全波整流器DBの負出力端子に接続されている。このコンデンサC₃の両端に得られる電圧が、チョッパー制御回路3の駆動用電源となる。インダクタンス素子L₁の2次巻線n₂に得られる交流電圧が低くなるように、1次巻線n₁と2次巻線n₂の巻数比を設定しておけば、限流用の抵抗R₁は小容量の抵抗素子で構成できる。

次に、インバータ制御回路4の構成について説明する。カップリング用のコンデンサC₂の一端はインバータ回路2の正入力端子に接続されており、このカップリング用のコンデンサC₂の他端と、インバータ回路2の負入力端子の間には、放

ダクタンス素子L₃、電流帰還トランジスタT₁の1次巻線n₃の直列回路が接続されている。放電灯L₂のフィラメントL₂の電源側端子同には、共用のコンデンサC₄が並列に接続され、非電源側端子間に、予熱電流通電用のコンデンサC₅が並列に接続されている。電流帰還トランジスタT₁は2つの2次巻線n₄、n₅を有し、一方の2次巻線n₄はバイアス抵抗R₂を介してトランジスタQ₄のベース・エミッタ間に接続されており、他方の2次巻線n₅はバイアス抵抗R₃を介してトランジスタQ₅のベース・エミッタ間に接続されている。さらに、インバータ回路2の入力端子間に、抵抗R₄とコンデンサC₆の直列回路が接続され、抵抗R₄とコンデンサC₆の接続点はダイアックQ₆を介して、トランジスタQ₅のベースに接続されると共に、ダイオードD₅のアノード・カソード間を介して、トランジスタQ₅のコレクタに接続されている。これらの抵抗R₄、コンデンサC₆、ダイアックQ₆及びダイオードD₅は、インバータ回路2の起動回路を構成している。なお、トランジスタQ₂、Q₃

には、ダイオードD₂、D₃が逆並列に接続されているが、これらのダイオードD₂、D₃は必ずしも必要ではない。

インバータ回路2におけるインダクタンス素子L₁には、2次巻線n₂を設けてある。この2次巻線n₂には、限流用の抵抗R₁と整流用のダイオードD₄の直列回路を介して、平滑用のコンデンサC₃が接続されており、コンデンサC₃と2次巻線n₂との接続点は、全波整流器DBの負出力端子に接続されている。このコンデンサC₃の両端に得られる電圧が、チョッパー制御回路3の駆動用電源となる。インダクタンス素子L₁の2次巻線n₂に得られる交流電圧が低くなるように、1次巻線n₁と2次巻線n₂の巻数比を設定しておけば、限流用の抵抗R₁は小容量の抵抗素子で構成できる。

商用電源A Cの一端と全波整流器DBの負出力端子の間には、整流用のダイオードD₆と限流用の抵抗R₅を介して、平滑用のコンデンサC₇が接続されている。コンデンサC₇の両端には、電圧規制用のツェナーダイオードZDが並列に接続されている。コンデンサC₇の両端に得られる電圧は、NOT回路G₁の駆動用電源となる。

以下、本実施例の動作について説明する。電源スイッチSWがオンされると、商用電源A Cの交流電圧が全波整流器DBにより整流され、インダクタンス素子L₁及びダイオードD₁を介して、コ

ンデンサC₁に平滑された直流電圧が得られる。このとき、パワーMOS型の電界効果トランジスタQ₁は不動作状態である。コンデンサC₁の電圧が、インバータ回路2に供給されると、抵抗R₁を介してコンデンサC₁が充電される。コンデンサC₁の電圧がダイアックQ₁のブレークオーバ電圧に達すると、コンデンサC₁の充電電荷がトランジスタQ₁のベース・エミッタ間を介して放電される。これによりトランジスタQ₁がオンする。以後、電流帰還トランジストT₁の2次巻線n₂,n₃から得られる帰還電流によりトランジスタQ₁,Q₂は交互にオン、オフする。

また、商用電源ACの一端から、ダイオードD₁及び抵抗R₂を介してコンデンサC₂に電流が流れ、コンデンサC₂に平滑された直流電圧が得られ、NOT回路G₁に供給される。トランジスタQ₁,Q₂が交互にオン、オフ動作しているときには、カップリング用のコンデンサC₃には、コンデンサC₂の電圧の約半分の電圧が充電され、したがって、抵抗R₃,R₄で分圧された電圧は"High"レ

た電圧は"Low"レベルとなり、NOT回路G₁の出力が"High"レベルとなって、トランジスタQ₃がオンされる。トランジスタQ₃がオンされると、一方のスイッチング用のトランジスタQ₄が強制的にオフ状態となるので、電流帰還トランジストT₁の2次巻線n₂,n₃からは帰還電流が得られなくなり、トランジスタQ₁,Q₂は共にオフ状態となる。このとき、インダクタンス素子L₁の2次巻線n₁に誘起されていた交流電圧も無くなり、コンデンサC₁に直流電圧が得られなくなるので、チョッパー制御回路3が停止し、昇圧型チョッパー回路1における電界効果トランジスタQ₅もオフ状態になる。

このように、本実施例にあっては、第2のスイッチング回路であるインバータ回路2のスイッチング動作が停止すると、第1のスイッチング回路である昇圧型チョッパー回路1のスイッチング動作も停止し、且つ、インバータ回路2を制御するインバータ制御回路4は商用電源ACからの電源供給により動作し続けるので、インバータ回路2の

ベルとなり、NOT回路G₁の出力は"Low"レベルとなるので、トランジスタQ₃はオフ状態を維持する。このため、トランジスタQ₁,Q₂は正常にオン、オフ動作を続ける。このとき、インダクタンス素子L₁の2次巻線n₁には交流電圧が誘起され、この交流電圧は抵抗R₅とダイオードD₂及びコンデンサC₄によって整流・平滑され、チョッパー制御回路3の駆動用電源となる。チョッパー制御回路3が動作すると、昇圧型チョッパー回路1におけるパワーMOS型の電界効果トランジスタQ₅がオン、オフする。こうして、昇圧型チョッパー回路1が動作し、昇圧型チョッパー回路1からの出力電圧により、インバータ回路2が高い入力電圧で動作する。定常状態においては、インダクタンス素子L₁とコンデンサC₁及びC₂で構成されるLC共振回路によって高周波の高電圧が放電灯Lの両端に印加され、放電灯Lが点灯する。

ここで、放電灯Lを取り外して無負荷状態にすると、カップリング用のコンデンサC₃が一方向にのみ充電されるので、抵抗R₃,R₄で分圧され

スイッチング動作を停止した状態を維持することができるものである。

第6図は本実施例に用いるチョッパー制御回路3の具体回路図である。図中、a,b,cの符号を付した部分は、第5図の同じ符号を付した部分に接続される。発振回路7は、スイッチング制御回路用の汎用IC(例えばシャープ製IR3M02)によりなり、その発振出力はトランジスタQ₁₁を介して、相補接続されたトランジスタQ₁₀,Q₁₁のエミッタフォロア回路に入力されている。トランジスタQ₁₀,Q₁₁のエミッタ出力は、順バイアス用の抵抗R₁₀を介して、電界効果トランジスタQ₅のゲートに印加される。電界効果トランジスタQ₅のゲート・ソース間には、抵抗R₁₁が並列に接続される。また、順バイアス用の抵抗R₁₀には、ゲート・ソース間蓄積電荷放電用のダイオードD₁₀が並列接続されている。

発振回路7が発振動作しているときには、トランジスタQ₁₁は高周波でオン、オフされる。トランジスタQ₁₁がオフのときには、そのコレクタ電